

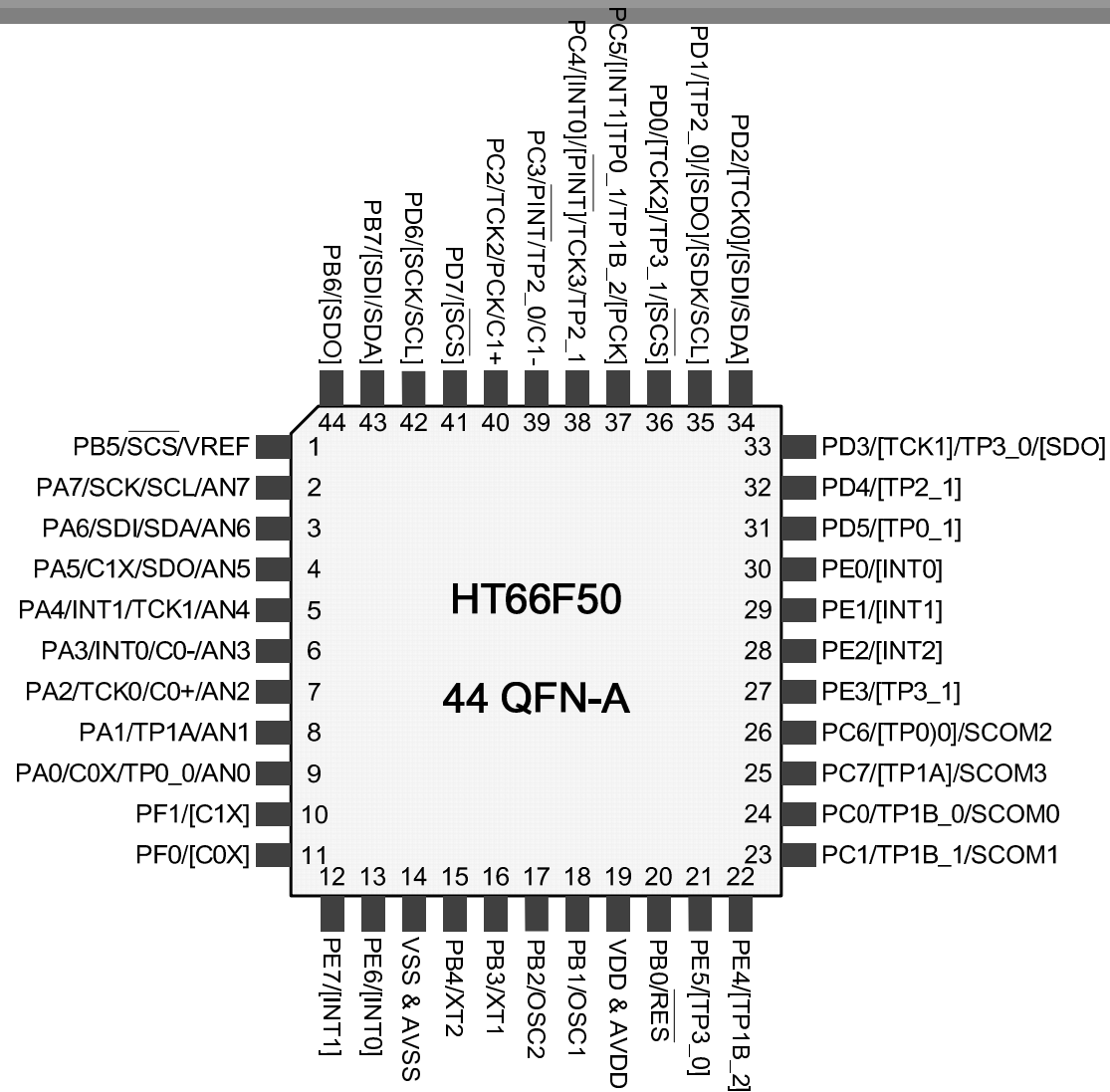


第2章HT66F50系統架構 (4)

I/O與ADC 類比/數位轉換

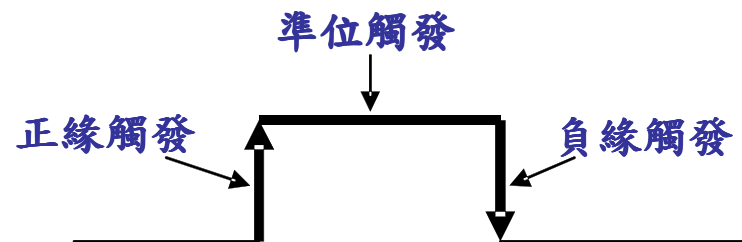
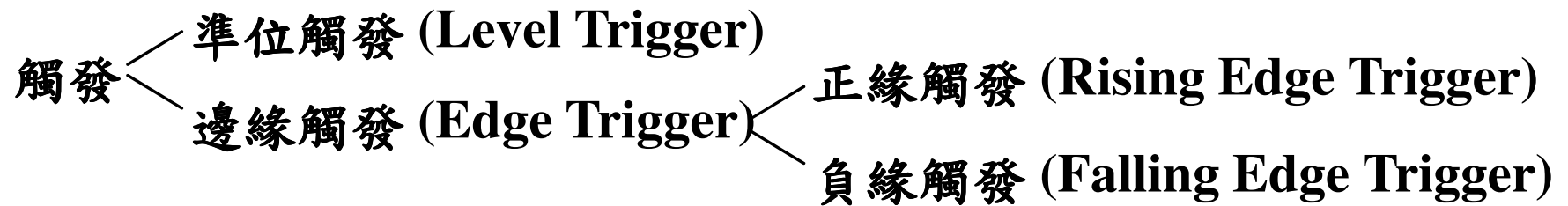


Multi-Function I/O 腳



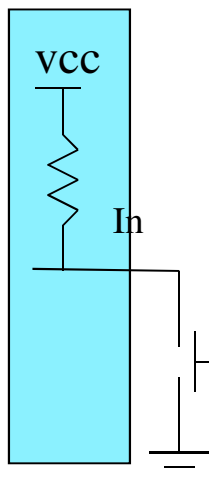
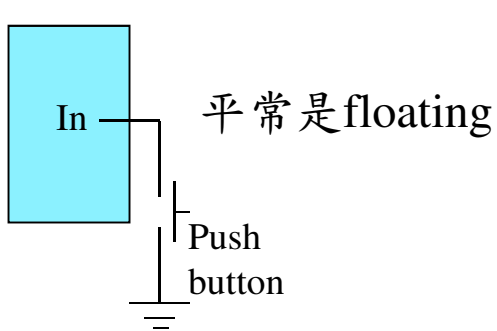


輸入訊號之觸發(Trigger)

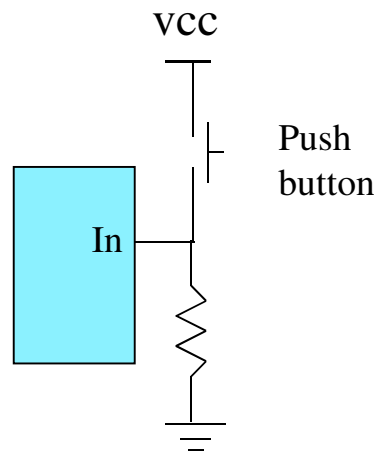


輸入接腳之訊號

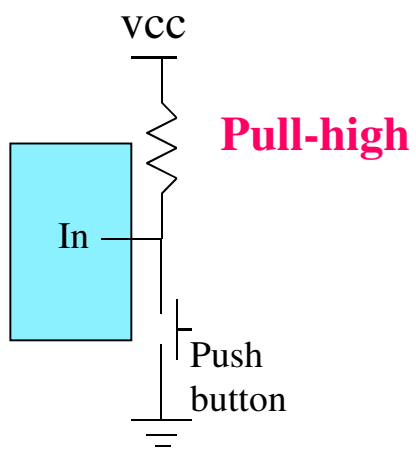
Pull-high, pull-low, open-drain



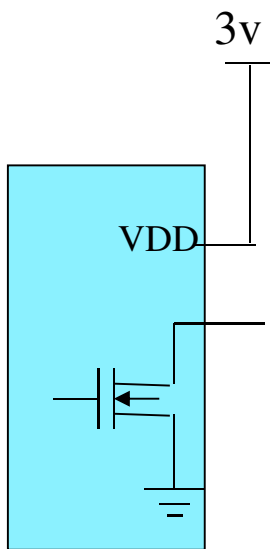
Internal Pull-high



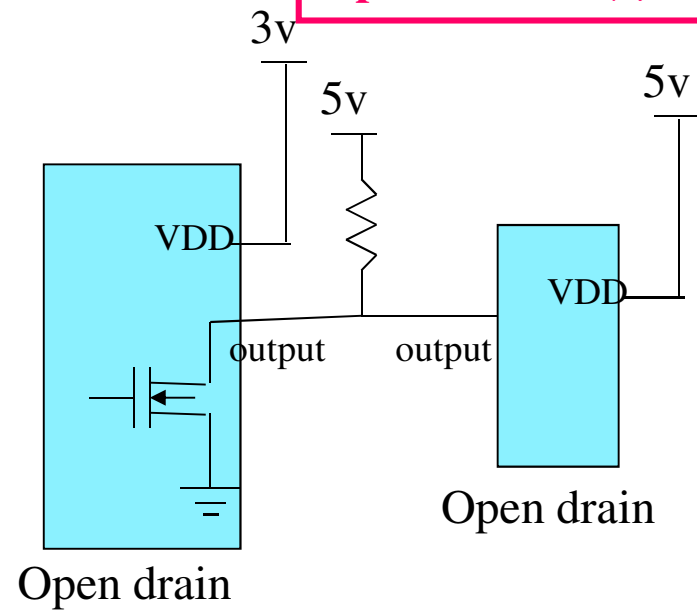
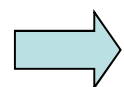
Pull-low



Open drain的輸出接腳



Open drain



Open drain



HT66Fx0 微控制器 I/O Port 內部電路結構

Bit 7~0

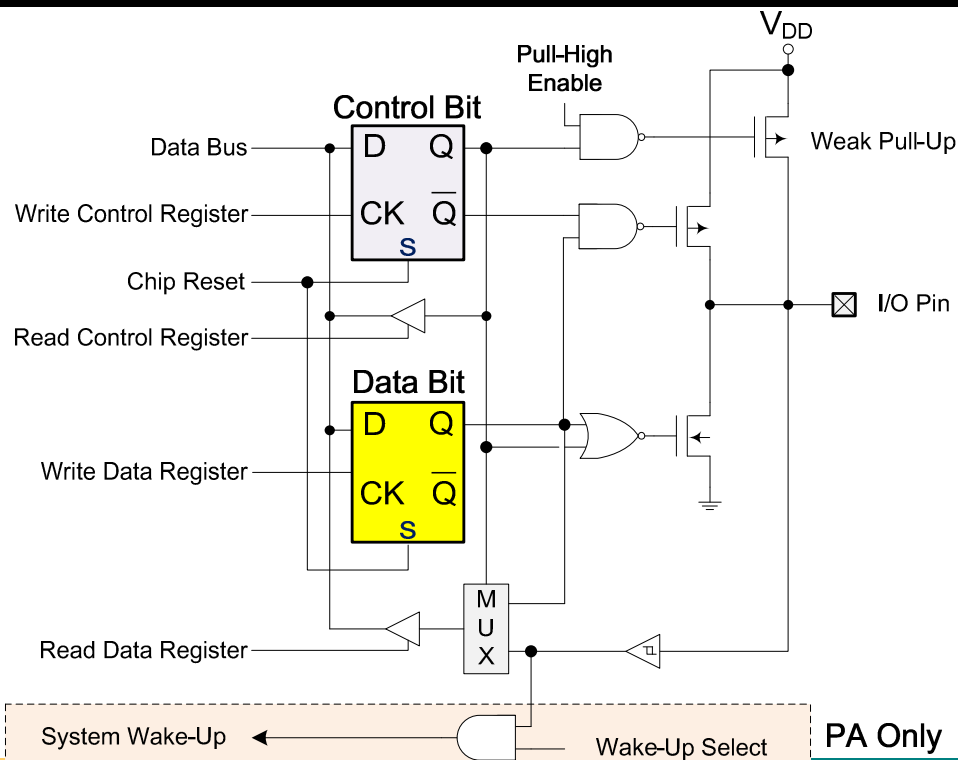
PxC[7:0] : Port x 輸入/輸出控制位元 (Input/Output Control Bits)

1 = 將 Pxn 規劃為輸入模式

0 = 將 Pxn 規劃為輸出模式

("x" 代表配置的埠編號 A~G, n 代表位元; 請參考【表 2-6-1】)

(未配置的位元僅能讀取, 且讀回的值為「0」。)



Ex:

```
INCLUDE HT66F50.INC
MOV     A, 00001111B
MOV     PAC, A
SET     PFC.0
CLR     PFC.1
```

PA Only



PA Wake-up (喚醒) 功能

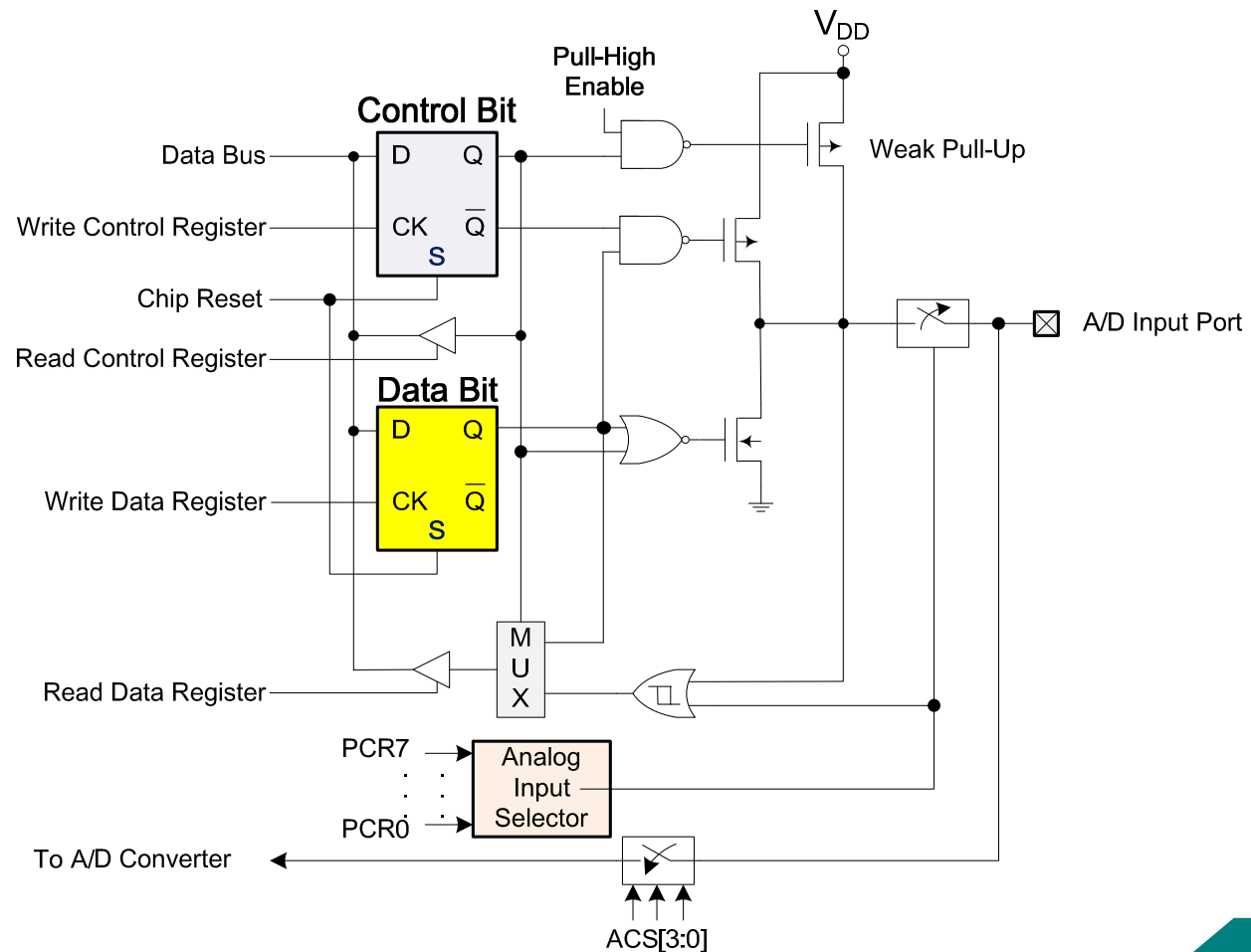
- 「**HALT**」指令可讓HT66Fx0微控制器進入「**省電模式**」，當然也提供了數種將微控制器喚醒、恢復正常操作的方式；**PA腳位的「喚醒 (Wake-up) 功能**」就是其中之一，當由**PAWU**特殊功能暫器選用了該項功能時，只要對應的腳位上出現「1」⇒「0」的準位變化，就可喚醒微控制器：

Bit	7~0	PAWU[7:0]：PA喚醒功能控制位元 (PA Wake-up Control Bits)
		1 = 啟用PAn喚醒功能 (n=0~7)
		0 = 關閉PAn喚醒功能 (n=0~7)



類比數位輸入(A/D Input)

- A/D輸入埠內部電路結構：





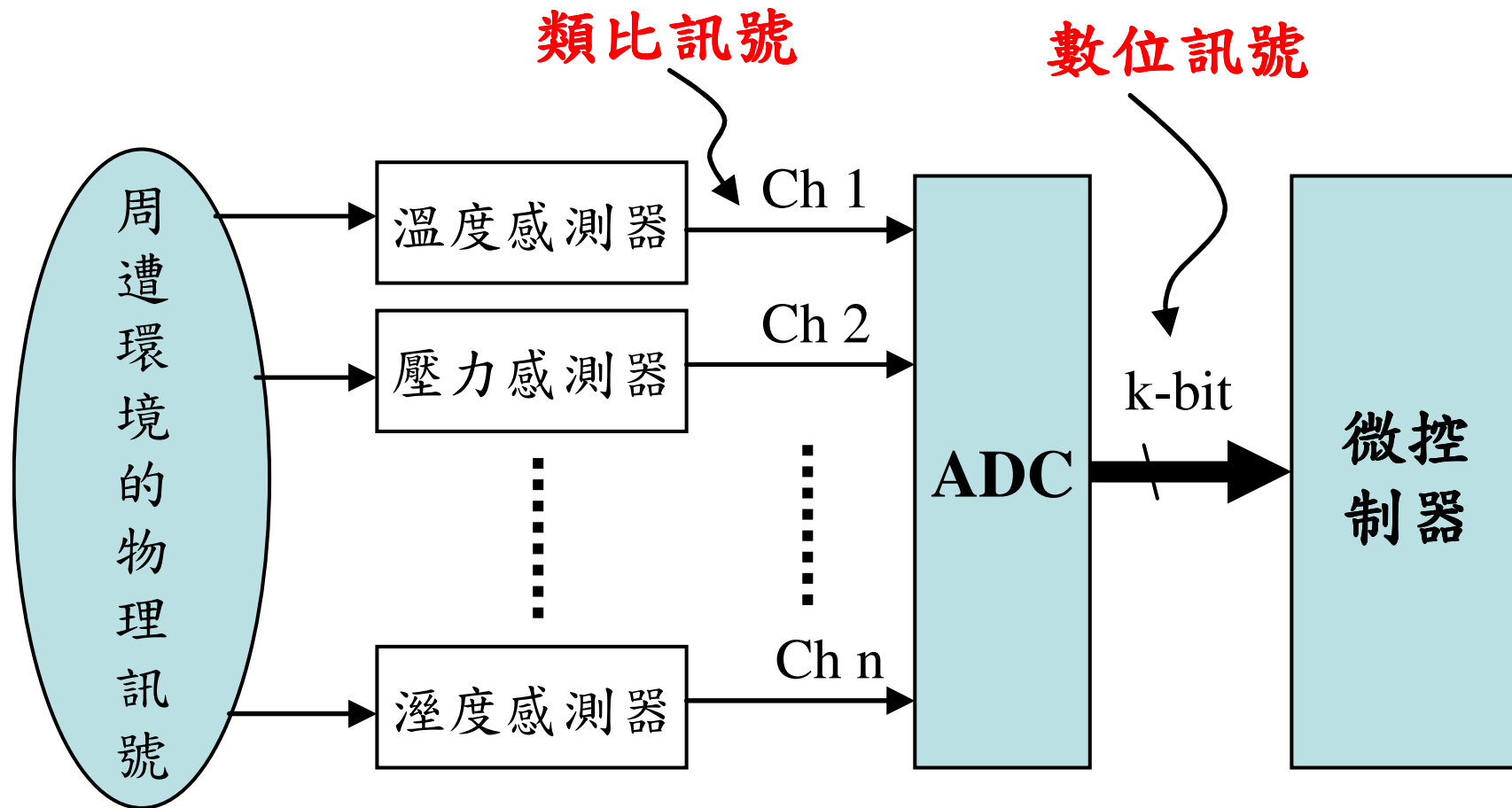
ADC (Analog to Digital Converter)

類比數位轉換器

原理介紹

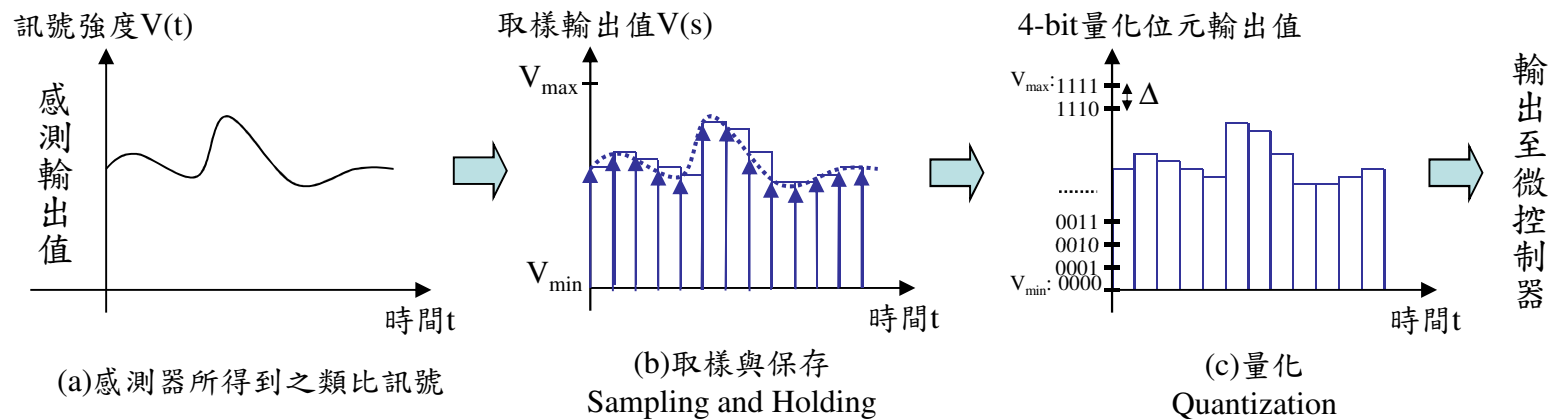


周邊裝置 - 類比數位轉換器 (ADC)





ADC原理



ADC過程有兩種失真

- 取樣失真 (Sampling error)
- 量化失真(Quantization error)

4-bit量化位元→可表示之大小為
0000~1111 (15個不同刻度)

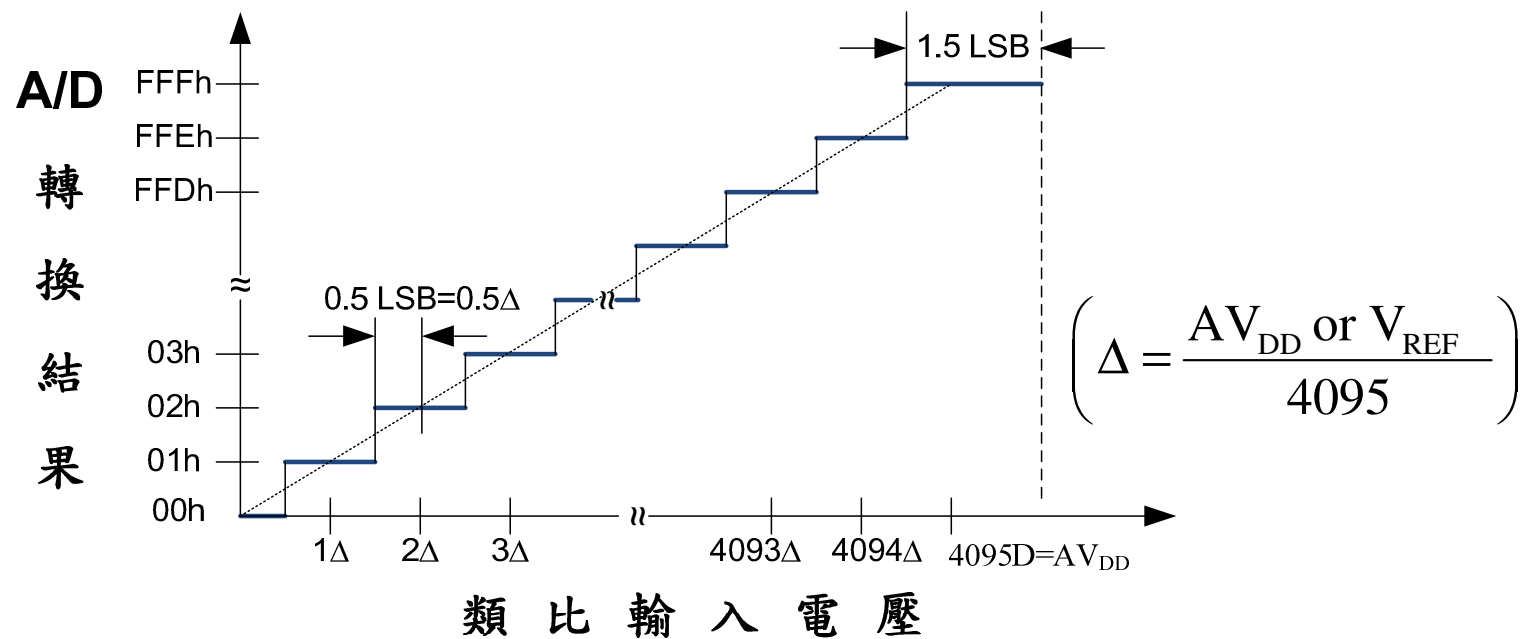
0000代表0V

1111代表 V_{max}

每個刻度代表之電壓大小 $\Delta=V_{max}/15$



A/D轉移函數



Ex: 12-bit 量化輸出值 → 4095個刻度

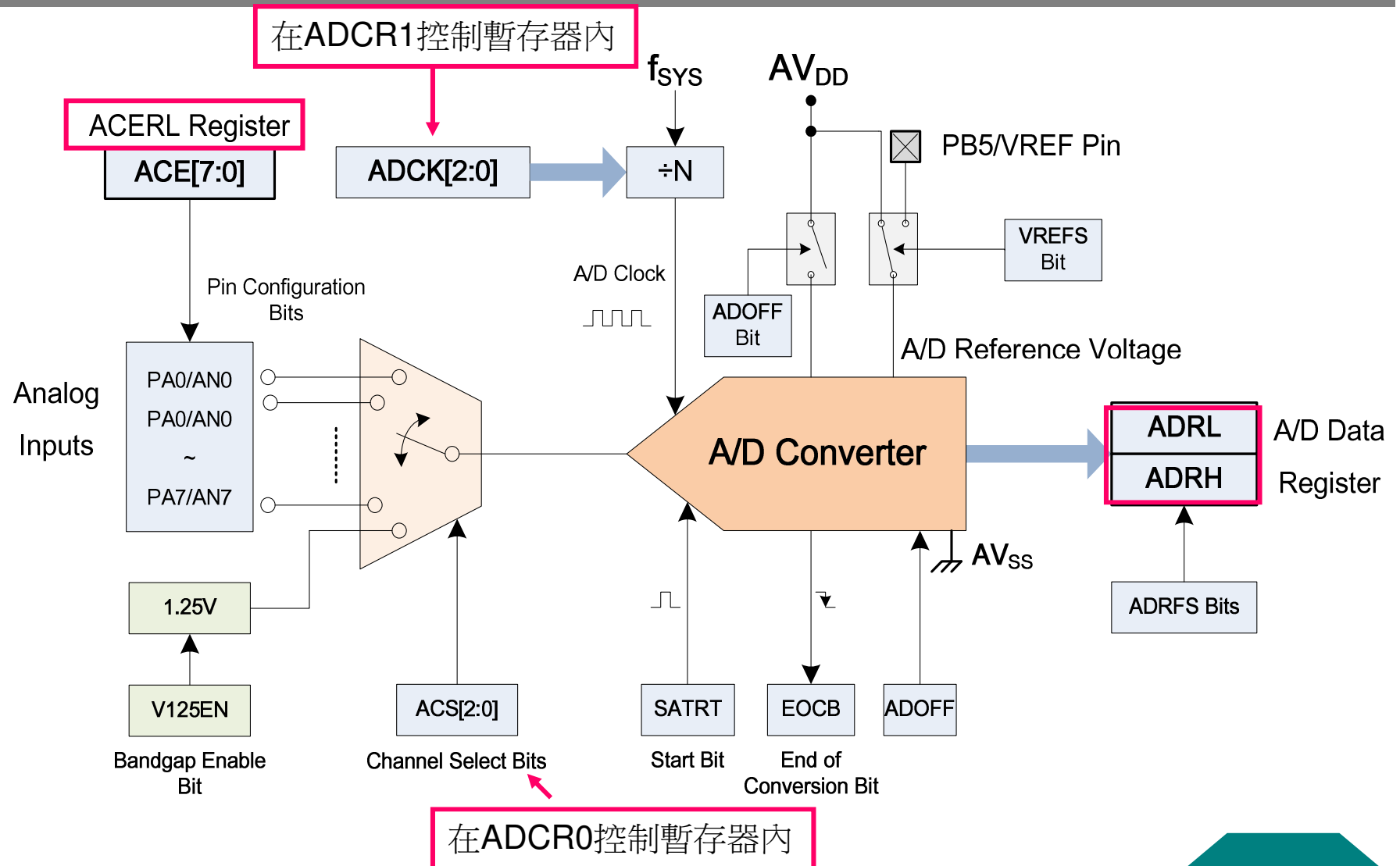


ADC類比/數位轉換

- 取樣與保存 Sampling and Holding
 - Sampling rate越高, 訊號越不易失真(解析度越高)
- 量化 Quantization
 - 將取樣的資料以0/1組合, 予以編碼
 - 量化的位元數越高, 解析度越高



2-9 類比-數位轉換介面(ADC) pp. 2-122



2-9 類比-數位轉換介面(ADC) pp. 2-122

● ADCR0控制暫存器：

ADC轉換完成之狀態旗標

1: 轉換中

0: 轉換完成

轉換結果格式設定位元

MCU Type	Name	START	EOCB	ADOFF	ADRFS	—	ACS2	ACS1	ACS0
20/30/40/50	RW	R/W	R	R/W	R/W	R	R/W	R/W	R/W
	POR	0	1	1	0	—	0	0	0
	Bit	7	6	5	4	3	2	1	0

ADC啟動位元

0->1->0: 啟動

0->1: ADC回至reset狀態

ADC致能開關

1: 關閉ADC (不提供電源給ADC)

0: 開啟ADC

轉換通道選擇

● A/D轉換結果存放格式：

ADC Result Register High

暫存器	ADRH								ADRL							
ADRFS=0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0
ADRFS=1	0	0	0	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
	Bit7	6	5	4	3	2	1	Bit0	Bit7	6	5	4	3	2	1	Bit0

ADC 中斷

xxF 狀態旗標，進入ISR後不會自動清除
xxF 狀態旗標，進入ISR後會自動清除
xxE 致能位元



2-9 類比-數位轉換介面(ADC) pp. 2-122

ACERL控制暫存器：

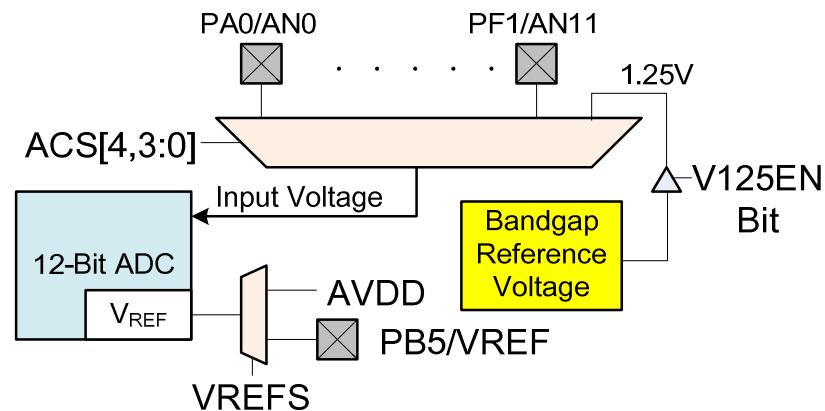
Name	ACE7	ACE6	ACE5	ACE4	ACE3	ACE2	ACE1	ACE0
RW	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1
Bit	7	6	5	4	3	2	1	0

PA0~PA7是I/O與ADC共用
由ACE[7:0]決定PA0~PA7是當I/O用或ADC輸入用

ADCR1控制暫存器：

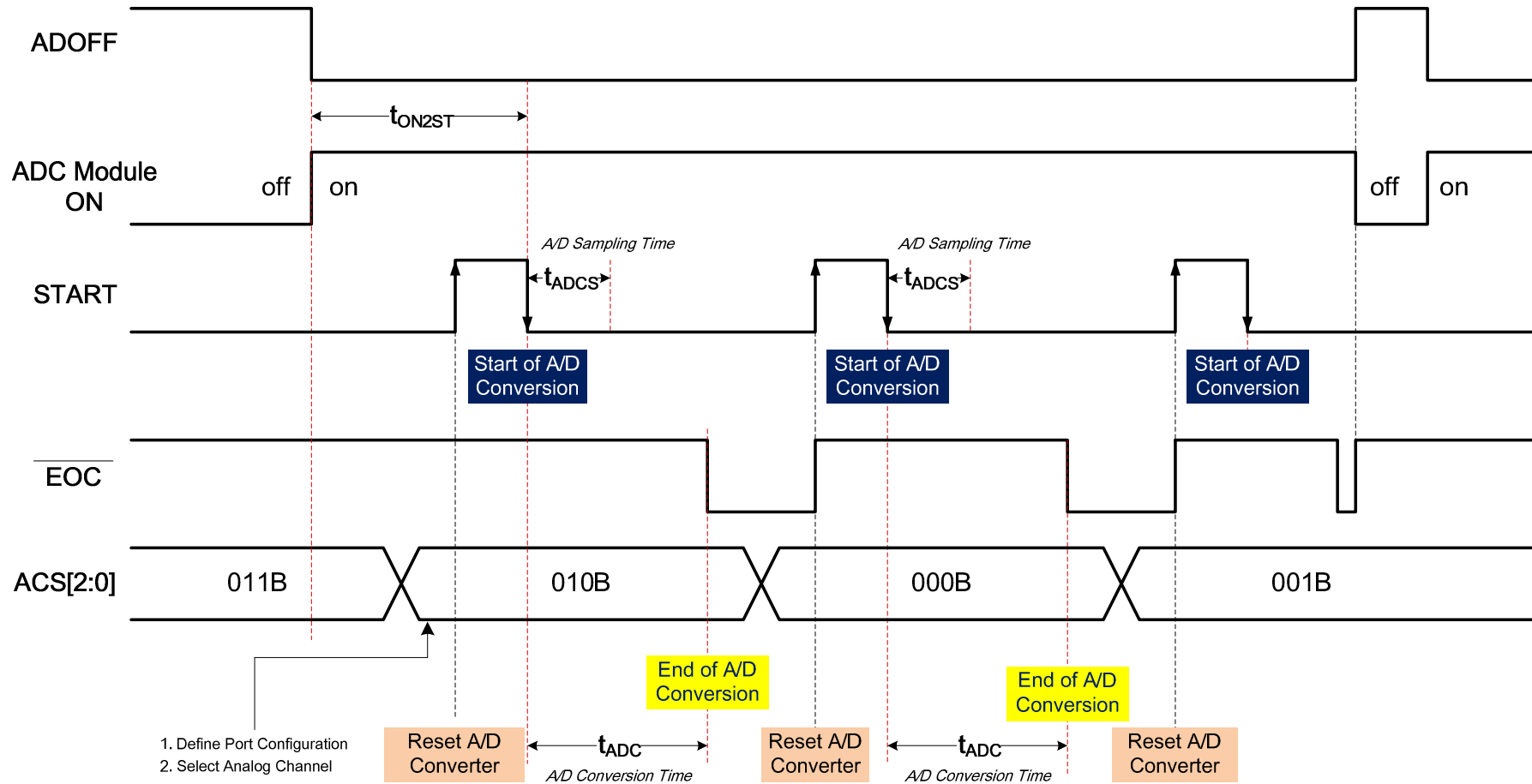
Name	ACS4	V125EN	—	VREFS	—	ADCK2	ADCK1	ADCK0
RW	R/W	R/W	R	R/W	R	R/W	R/W	R/W
POR	0	0	—	0	—	0	0	0
Bit	7	6	5	4	3	2	1	0

A/D轉換器輸入結構：





類比-數位轉換時序





類比-數位轉換(ADC)設計順序

- ❶ Clock設定: 設定ADCR1暫存器的ADCK[2:0]位元, 選定合適的A/D轉換時脈
- ❷ 供給ADC電源: 設定ADCR0暫存器中的ADOFF位元清除為「0」, 啟動A/D模組
- ❸ 設定類比通道: 設定ACERL暫存器中的ACE[7:0], 設定那些是類比輸入通道, 那些是I/O腳
- ❹ 選擇要轉換之類比通道: 設定ADCR0暫存器中的ACS[2:0]選擇那一個類比通道要輸入轉換;
- ❺ 若欲使用A/D的中斷機能, 則須設定EMI與ADE位元為「1」;
- ❻ 啟動ADC轉換: 將ADCR0暫存器中的START位元由「0」 \Rightarrow 「1」 \Rightarrow 「0」, 開始進行轉換;
- ❼ 如何判斷是否轉換完成: 可檢查ADCR0之EOCB位元是否為「0」; 若啟動A/D之中斷機能, 則轉換完成後會產生中斷, 進入對應的向量位址執行ISR。轉換完成時, 即可由ADRH、ADRL暫存器讀取轉換結果。

P2-128 ADC 範例程式

以polling EOCB位元判斷是否已完成轉換

```
CLR ADE
MOV A, 03H
MOV ADCR1, A
CLR ADOFF
MOV A, 0FH
MOV ACERL, A
CLR ADCR0
CLR START
START_CONVERSION:
SET START
CLR START
POLLING_EOC:
SZ EOCB
JMP POLLING_EOC
MOV A, ADRL
MOV ADRL_buffer, A
MOV A, ADRH
MOV ADRH_buffer, A
...
JMP START_CONVERSION
```



P2-128 ADC 範例二: 以中斷通知轉換完成

```
CLR    ADE
MOV    A, 03H
MOV    ADCR1, A
CLR    ADOFF
MOV    A, 0FH
MOV    ACERL, A
CLR    ADCR0
CLR    START
```

START_CONVERSION:

```
SET    START
CLR    START
CLR    ADF
SET    ADE
SET    EMI
```

...

ADC_ISR:

```
MOV    Acc_Stack, A
MOV    A, STATUS
MOV    Status_Stack, A
...
MOV    A, ADRL
MOV    ADRL_buffer, A
MOV    A, ADRH
MOV    ADRH_buffer, A
```

...

EXIT_INT_ISR:

```
MOV    A, Status_Stack
MOV    STATUS, A
MOV    A, Acc_Stack
RETI
```